

Дата проведения занятия 9 ноября 2020 г.

Номер пары: 53.

Группа: 21А

Тема занятия: Последовательностные устройства.

Срок выполнения 12.11.2020

По запросу преподавателя, фото конспекта скинуть в «В контакте» Орлову А.А. (id421045327) личным сообщением.

Проверка освоения теоретического материала будет произведена выполнением проверочной работы после изучения темы.

Задание.

Используя предложенные справочные материалы (текст после вопросов) и другие источники информации (учебники, интернет), составить конспект по теме занятия.

В конспекте обязательно должны быть выполнены задания и ответы на вопросы:

1. Поясните, какие устройства называются последовательностными?
2. Поясните, что такое RS-триггер, выполните схему асинхронного RS-триггера на логических элементах ИЛИ-НЕ и его условное обозначение, выполните схему асинхронного RS-триггера на логических элементах И-НЕ и его условное, отметьте в конспекте, чем отличаются эти триггеры? Выполните условное обозначение синхронного RS-триггера, поясните, чем его работа отличается от работы асинхронного.
3. Выполните условное обозначение D-триггера, поясните его принцип действия.
4. Выполните условное обозначение T-триггера, поясните его принцип действия.
5. Выполните условное обозначение JK-триггера, поясните, в чем заключается его особенность.
6. Поясните, что такое регистр, по какому признаку их различают. Выполните схему и поясните принцип действия последовательного и параллельного регистров. Приведите схемные обозначения регистров.
7. Поясните, что такое счетчик импульсов, по какому признаку их различают. Выполните схему счетчика и с помощью временной диаграммы поясните его принцип действия. Приведите схемное обозначение счетчика.

Последовательностные логические устройства — это устройства, выходные сигналы которых зависят от значений входных сигналов не только в данный момент времени, но и в предыдущие моменты времени. В состав этих устройств обязательно входят элементы памяти — триггеры.

Триггеры

Триггер — это устройство с двумя устойчивыми состояниями равновесия, предназначенное для записи и хранения информации. Под действием входных сигналов триггер может переключаться из одного устойчивого состояния в другое. При этом напряжение на его выходе скачкообразно меняется. Число входов зависит от выполняемой функций.

В настоящее время в интегральном исполнении производится много триггеров как в виде самостоятельных изделий, так и в составе различных функциональных устройств - счетчиков, регистров, запоминающих устройств и т.п. Они имеют сложные электрические схемы и различаются числом входов, способами ввода входной информации, реализуемой функцией переходов, элементной базой, электрическими и временными параметрами, конструктивным оформлением и другими показателями.

У **асинхронных триггеров** имеются только информационные (логические) входы. Асинхронные триггеры отличает свойство срабатывать сразу после изменения сигналов на входах.

У **синхронных триггеров** смены сигналов на информационных входах ещё недостаточно для срабатывания. Необходим дополнительный командный импульс который подается на синхронизирующий, или, как его чаще называют, тактирующий вход (вход С).

Существует несколько типов триггеров.

RS-триггер

RS-триггер - это триггер с раздельной установкой состояний логического нуля и единицы (с раздельным запуском). Он имеет два информационных входа S и R. По входу S триггер устанавливается в состояние $Q=1$ ($\bar{Q}=0$), а по входу R - в состояние $Q=0$ ($\bar{Q}=1$).

Асинхронные RS-триггеры являются наиболее простыми триггерами. В качестве самостоятельного устройства применяются редко, но являются основой для построения более сложных триггеров. В зависимости от логической структуры различают RS-триггеры с прямыми и инверсными входами. Их схемы и условные обозначения приведены на рисунках ниже.

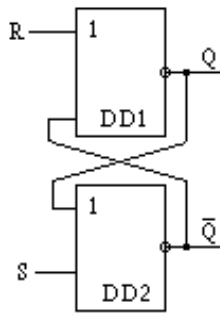


Рис. 1. Асинхронный RS-триггер на логических элементах ИЛИ-НЕ

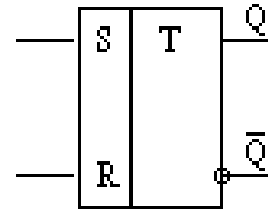


Рис. 2. Условное обозначение асинхронного RS-триггера на логических элементах ИЛИ-НЕ

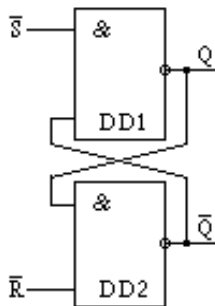


Рис. 3. Асинхронный RS-триггер на логических элементах ИЛИ-НЕ

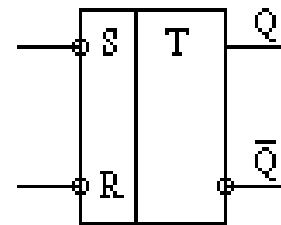


Рис. 4. Условное обозначение асинхронного RS-триггера на логических элементах ИЛИ-НЕ

Триггеры такого типа построены на двух логических элементах: 2ИЛИ-НЕ - триггер с прямыми входами (рис. 1), 2И-НЕ - триггер с инверсными входами (рис. 3.). Выход каждого из логических элементов подключен к одному из входов другого элемента, что обеспечивает триггеру два устойчивых состояния.

Отличием триггеров построенных на логических элементах И-НЕ и ИЛИ-НЕ является уровень сигнала, по которому происходит изменение состояния триггера. Для триггера, построенного на логических элементах И-НЕ активный уровень сигнала – «0», для триггера, построенного на логических элементах ИЛИ-НЕ активный уровень сигнала – «1»

Синхронный RS-триггер.

Другим типом триггера является **триггер с синхронизирующим входом**, который отличается от RS- триггера тем, что для его работы необходим дополнительный вход. Третий вход называется **тактовым** (или **синхронизирующим**), обычно он обозначается как вход С. На рис. 5 изображены логическая схема триггера с синхронизирующим входом и его схематическое обозначение. Сигнал высокого уровня на любом из входов входного блока триггера активизирует триггер, заставляя изменить состояние. Входной блок, называемый управляющим элементом, направляет тактовые импульсы на входы элементов триггера.

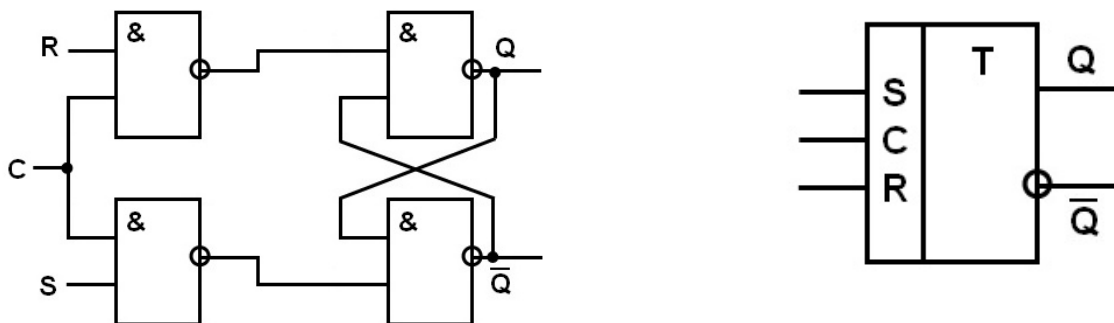


Рис. 5. Синхронный RS-триггер

Триггер с синхронизирующим входом управляется логическими состояниями входов R и S при наличии тактового импульса. Изменение состояния триггера происходит только по переднему фронту тактового импульса. Передний фронт тактового импульса — это переход в положительном направлении (от низкого к высокому), что означает возрастание амплитуды импульса от нулевого до положительного напряжения. Этот процесс называется запуском по положительному фронту (фронту импульса, запускающему цепь).

Пока уровень на тактовом входе низкий, уровни входов R и S могут изменяться, не влияя на состояние триггера. Входы R и S становятся чувствительными только в течение тактового импульса. Триггер работает синхронно с тактовым сигналом. Синхронная работа важна в компьютерах, когда каждый шаг должен быть выполнен в определенном порядке.

D-триггер.

В цифровых схемах очень часто применяют триггеры с единственным входом данных D (**data**), так называемые **D-триггеры**. Они полезны тогда, когда должен быть сохранен только один бит данных (1 или 0). В триггер записывается информация, которая была на входе D, в момент поступления тактового импульса. На рис. 6 изображены логическая схема и условное обозначение D-триггера.

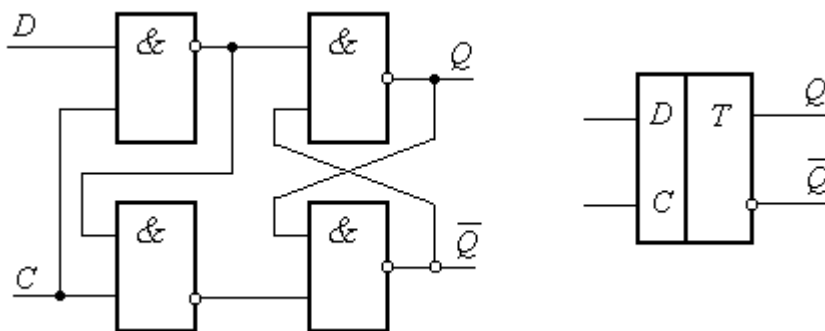


Рис. 6. D-триггер

Он имеет один вход для данных и вход для тактовых импульсов.

Функциональная особенность триггеров этого типа состоит в том, что сигнал на выходе Q в такте (n+1) равен значению сигнала на входе D в предыдущем такте n. Другими словами, D-триггер задерживает на один такт информацию, существовавшую на входе D. Поэтому D-триггер также

называют триггером с задержкой. Триггер получил свое название от первой буквы английского слова delay – задержка.

D-триггеры, соединенные вместе, образуют сдвиговые и регистры памяти, которые широко используются в цифровых системах.

JK-триггер.

Наиболее широко используемый триггер — JK-триггер — обладает всеми особенностями триггеров других типов. На его основе можно получить другие триггеры. Логическая схема и обозначение JK -триггера показаны на рис. 7.

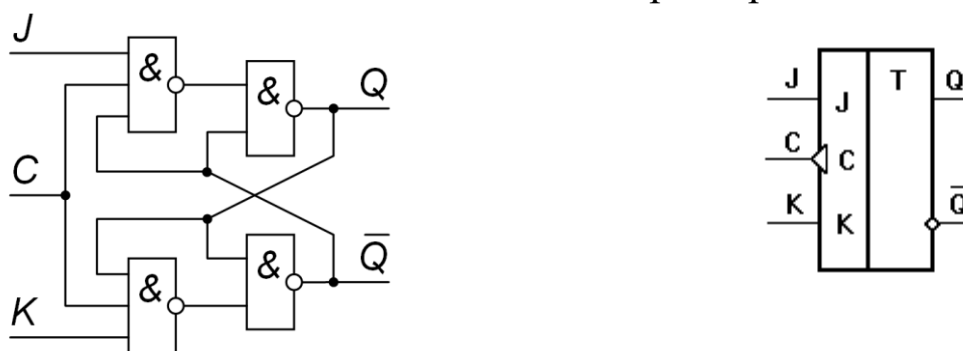


Рис 7. JK-триггер

JK-триггер при всех комбинациях, кроме одной $J=K=1$, функционирует, как RS-триггер, причём вход J играет роль входа S, а K - вход соответствует R-входу. При входной комбинации $J=K=1$ происходит опрокидывание триггера и выходные сигналы меняют своё значение.

JK-триггер - триггеры широко используются во многих цифровых цепях, особенно в схемах счетчиков. Счетчики можно найти почти в каждой цифровой системе.

T-триггер.

T - триггер (счётный) - единственный вид триггера, текущее состояние которого определяется его же состоянием в предыдущем такте. При поступлении нового сигнала состояние триггера изменяется на противоположное.

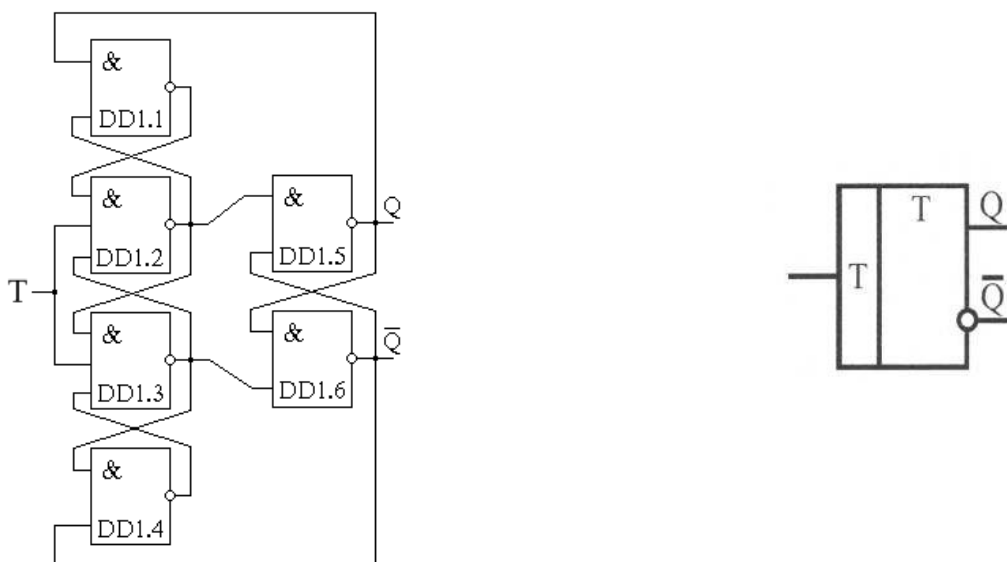


Рис 8. Т-триггер

Название Т - триггера происходит от английского слова *toggle* - кувыркаться.

Асинхронные и синхронные Т - триггеры в основном применяются для счёта числа входных импульсов (отсюда и название - "счётный") и для деления частоты следования входных импульсов.

Триггеры являются основными строительными блоками для построения последовательных логических цепей. Они могут быть соединены вместе и образовывать счетчики, сдвиговые регистры и устройства памяти.

Регистры

Регистрами называют устройства, предназначенные для приема, хранения и передачи информации, представленной в виде двоичного числа. В отличие от триггеров эти операции производятся с информацией, содержащей n -разрядов. Регистры строятся с использованием синхронных D-триггеров, число которых определяется разрядом числа, подлежащего хранению. В зависимости от характера ввода информации различают параллельные и последовательные регистры.

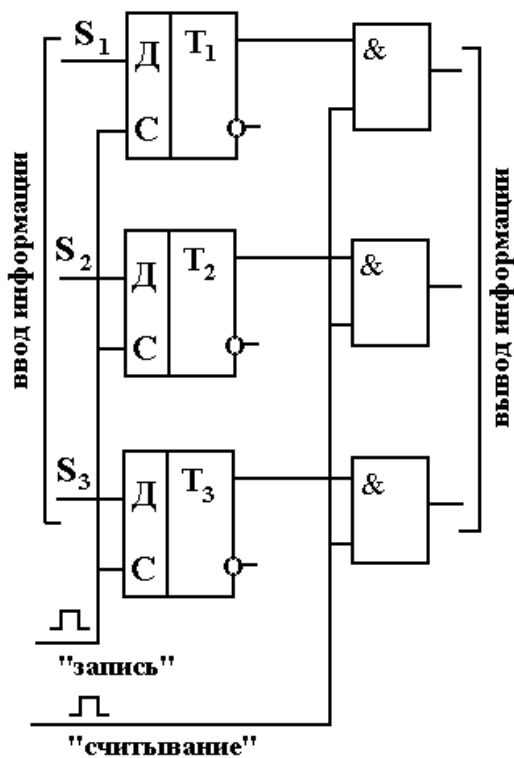


Рисунок 1. Схема параллельного регистра

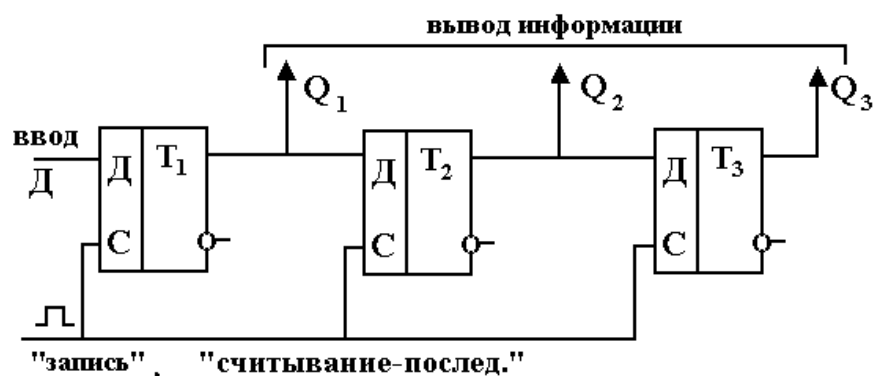


Рисунок 2. Схема последовательного регистра

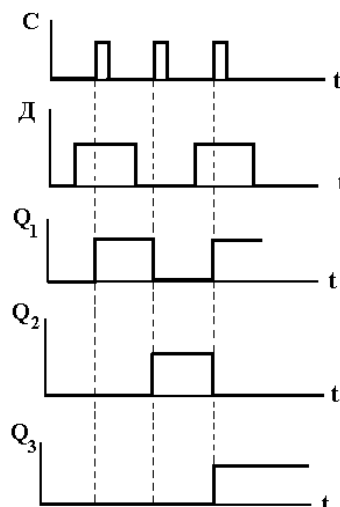


Рисунок 3. Временные диаграммы, иллюстрирующие работу последовательного регистра

В параллельном регистре информация поступает на все n триггеров одновременно по параллельным n каналам, как показано на рис. 1 для $n=3$. Ее ввод в регистр осуществляется подачей тактового импульса на объединенный синхронный вход С. Регистр запоминает информацию, поскольку каждый его триггер переходит в состояние, соответствующее той информации, которая была на входе триггера в момент подачи тактового импульса. Отсутствие логической "1" на синхронном входе защищает регистр

от попадания в него ложной информации. На выходе каждого D-триггера включают двухвходовые элементы “И”, на вторые входы которых подается импульс при съеме информации и передаче ее по n параллельным каналам.

В последовательном регистре D-триггеры включены последовательно, как показано на рис. 2 для $n=3$. Регистр имеет один вход D, на который подается информация по одному каналу в виде последовательного кода, т.е. в виде разнесенных во времени логических “1” и “0”, начиная со старшего разряда, как показано на временной диаграмме рис. 3. Ввод информации в регистр осуществляется подачей на объединенный синхронный вход триггеров ряда тактовых импульсов, число которых равно разряду числа, подлежащего вводу в регистр. Причем в момент подачи i -го тактового импульса на входе D-триггера должна быть информация, соответствующая $(n + 1 - i)$ -му разряду числа. Таким образом, с подачей последовательности тактовых импульсов вводимая информация постоянно “сдвигается” по цепочке триггеров и после окончания последнего, n -го импульса триггеры будут находиться в таких состояниях, что состояние входного триггера будет соответствовать первому разряду числа, а последнего – старшему разряду. В связи с такой последовательностью введения информации последовательные регистры часто называют регистрами сдвига. Временные диаграммы рис. 3 показывают введение в такой регистр числа 101.

Съем информации с последовательного регистра может быть осуществлен как в виде последовательного кода, так и в виде параллельного (на один канал или n каналов). На параллельные каналы съем производится с выходов Q каждого триггера. С этой целью должен подаваться один тактируемый импульс на входы логических элементов “И”, устанавливаемых на выходах Q триггеров, как и в схеме рис. 1. Съем информации в виде последовательного кода производится с выхода Q выходного триггера. Для ее передачи в канал на объединенный синхронный вход триггеров подается n тактируемых импульсов, в результате чего информация такт за тактом сдвигается в направлении к выходу регистра. При этом информация в регистре не сохраняется. Следует отметить, что последовательный регистр, кроме хранения информации, позволяет ее преобразовывать из последовательного кода в параллельный.

На рис. 4 представлены схемные обозначения параллельного и последовательного регистров.

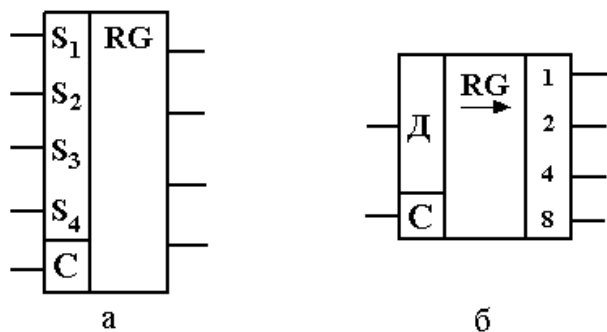


Рисунок 4. Схемное обозначение регистров: а - параллельного, б - последовательного

Счетчики импульсов

Счетчиками импульсов называются устройства, осуществляющие счет числа импульсов, сохранение и выдачу результатов этого счета. Как правило, информация о числе импульсов представляется в двоичной системе счисления. Счетчики подразделяются на простые и реверсивные. В свою очередь простые счетчики подразделяются на суммирующие и вычитающие. Суммирующие счетчики производят счет импульсов в прямом направлении, т.е. их суммируют. Вычитающий счетчик,

наоборот, осуществляет счет импульсов в обратном направлении, т.е. их вычитает. Реверсивные счетчики могут выполнять операции счета как в прямом, так и в обратном направлениях.

Счетчики строятся на базе Т-триггеров, включенных последовательно. Их число определяется разрядом двоичной системы счисления максимальной величины, до которой необходимо производить счет числа импульсов. Например, если счет ведется до 15, то счетчик состоит из четырех триггеров, если счет ведется до 31, то число триггеров в счетчике – 5.

На рис. 5,а приведена схема двоичного суммирующего счетчика, осуществляющего счет до 7 импульсов. В этой схеме используются Т-триггеры. Прямые выходы каждого предыдущего триггера соединены с входом последующего. И с них снимается информация о числе импульсов. Принцип действия этого счетчика иллюстрируется временными диаграммами на рис. 6.

Перед началом счета необходимо “обнуление” счетчика, для чего на объединенные установочные входы R триггеров подается импульс. После окончания действия первого импульса на входе Т счетчика первый триггер переходит в состояние “1”. После прохождения второго импульса он возвращается в состояние “0”, а состояние второго триггера становится “1”, поскольку он воспринимает как входную, информацию с выхода предыдущего, первого триггера. Подобным образом происходит переключение состояний триггеров счетчиков по мере поступления импульсов на его вход. После окончания действия седьмого импульса на всех выводах счетчика будут зафиксированы “1”, а после восьмого импульса счетчик будет “обнулен”, т.е. будет подготовлен к очередному счету семи импульсов. Состояния всех триггеров после окончания очередного, n -го импульса, видны из временных диаграмм. Эти состояния также представлены в таблице 1, из которой видно, что на выходах Q_1 , Q_2 и Q_3 фиксируются данные, соответствующие разряду двоичной системы счисления, о числе импульсов, поступивших на вход счетчика.

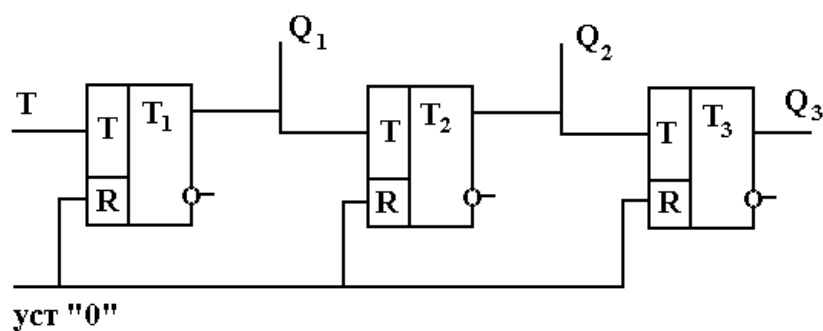


Рисунок 5. Схема двоичного (бинарного) счетчика, а - работающего на сложение

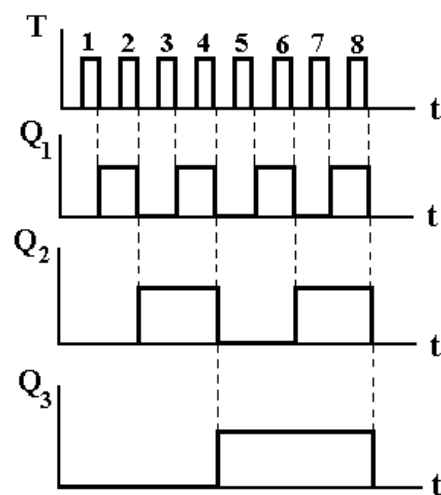


Рисунок 6. Временные диаграммы, иллюстрирующие работу счетчика на сложение

Как следует из анализа временных диаграмм рис. 6, частота следования импульсов на выходе каждого последующего триггера уменьшается вдвое по сравнению с частотой импульсов на входе счетчика. Это позволяет использовать Т-триггеры для построения делителей частоты. Очевидно, кратность деления определяется числом последовательно включенных триггеров.

Таблица 1.

№ импульса (n)	ВыходQ ₃	ВыходQ ₂	ВыходQ ₁
0	0	0	0
1	0	0	1
2	0	1	0
3	0	1	1
4	1	0	0
5	1	0	1
6	1	1	0
7	1	1	1
8	0	0	0

Реверсивные счетчики обычно имеют два входа: суммирующие и вычитающие. Схемные обозначения таких счетчиков приведено на рис. 7. Однако выпускаются реверсивные счетчики с одним информационным входом, а их работа на сложение или вычитание определяется информацией, подаваемой на специальный вход управления. Такие счетчики выполняются как электрически управляемая микросхема: при подаче на вход управления «1» счетчик работает на сложение; если на этом входе «0», счетчик работает на вычитание. Подаваемой на управляемый вход информацией обеспечивается переключение между прямыми и инверсными выходами триггеров, что необходимо для осуществления реверса.

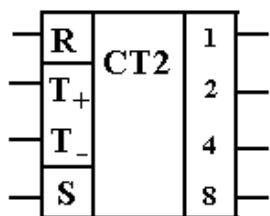


Рисунок 7. Схемное обозначение реверсивного счетчика

При построении счетчиков, использующих систему счисления, отличную от двоичной, используются обратные связи. Широкое применение нашли счетчики, фиксирующие каждый десятый импульс. В их состав входят четыре Т-триггера, соединенных по схеме рис. 5. Состояние такого счетчика до седьмого импульса не отличается от состояния суммирующего счетчика, показанного в табл. 1. После прохождения восьмого импульса вначале первые три триггера переходят в состояние «0», а четвертый в состояние «1». Однако по цепи обратной связи логическая «1» с выхода четвертого триггера подается на установочные входы S второго и третьего триггеров, после чего их состояния становятся «1». Этот переход отражен в табл. 3 двумя строками – 8* и 8. После прохождения девятого импульса все триггеры переходят в состояние «1», а после десятого – в состояние «0». Включением в состав счетчика четырехвходового логического элемента «И-НЕ», на вход которого подается информация с выходов триггеров, достигается появление на выходе счетчика «1» после прохождения каждого десятого импульса. Схемное обозначение такого счетчика приведено на рис. 8,б.

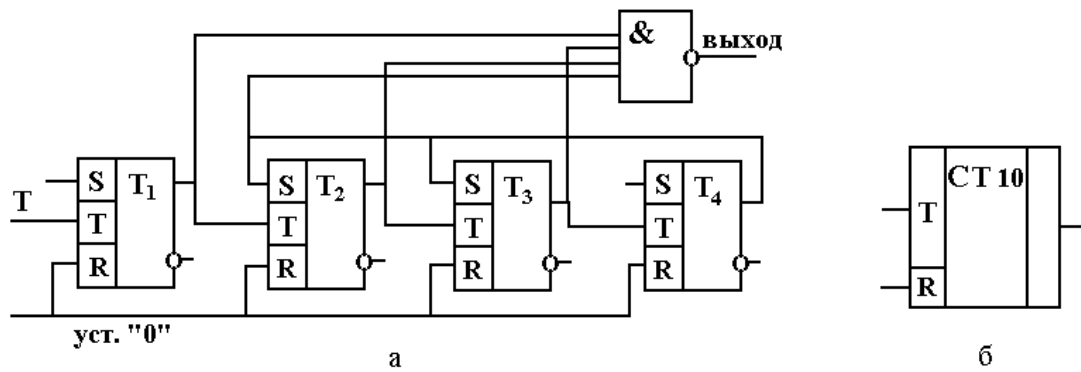


Рисунок 9. Счетчик, фиксирующий десятый импульс:
а – схема счетчика, б - схемное обозначение

Таблица 3

№ импульса	Q_4	Q_3	Q_2	Q_1
7	0	1	1	1
8*	1	0	0	0
8	1	1	1	0
9	1	1	1	1
10	0	0	0	0